

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 2 3 6 8 8 7

(43) 公開日 平成 6 年 (1994) 8 月 23 日

(51) Int. Cl. ⁵

H 0 1 L 21/321
21/3205

識別記号

庁内整理番号

F I

技術表示箇所

9168 - 4 M
7514 - 4 M

H 0 1 L 21/92
21/88

F
B

審査請求 未請求 請求項の数 1 3

O L

(全 6 頁)

(21) 出願番号 特願平 5 - 264709

(22) 出願日 平成 5 年 (1993) 10 月 22 日

(31) 優先権主張番号 1993 - 349

(32) 優先日 1993 年 1 月 13 日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞 416

(72) 発明者 金 玖 星

大韓民国京畿道水原市長安区牛湍洞 29 番地

住公アパートメント 208 棟 508 号

(74) 代理人 弁理士 三好 秀和 (外 1 名)

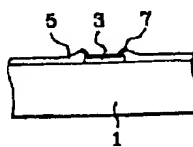
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

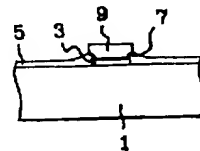
【目的】 製造工程が簡単で、設備投資及び製造原価を低く抑えることができる半導体装置の製造方法を提供すること。

【構成】 半導体基板上に電極パッド 3 及び表面保護膜 5 を形成した後に前記表面保護膜を除去し電極パッドを露出させて開口部 7 を形成する工程と、前記露出された電極パッドの上部にバリアメタル層 9 を形成する工程と、半導体基板をマグネット 1 1 上で第 1 金属マスク 1 3 を用いて前記バリアメタル層の上部にろうボール 1 5 を配置させて電極パッド上にろうバンプ電極 1 7 を形成する工程と、半導体基板を再びマグネット上で前記ろうバンプ電極が形成された半導体基板上に第 2 金属マスク 1 9 を用いろうバンプ電極の相互間に導体ペースト 2 1 を塗布して素子間の配線パターンを形成する工程と、モールド用の樹脂で封止される保護層 2 3 を形成する工程と、を備える方法。

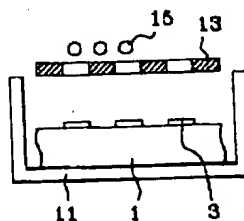
(a)



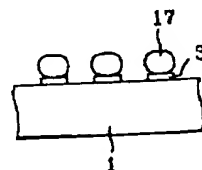
(b)



(c)



(d)



【特許請求の範囲】

【請求項1】 バンプ電極を形成するための半導体装置の製造方法であって、

半導体基板上に電極パッド及び表面保護膜を形成した後、前記表面保護膜を除去し電極パッドを露出させて開口部を形成する工程と、

前記露出された電極パッドの上部にバンプ電極を作るためのバリアメタル層を形成する工程と、

半導体基板をマグネット上に位置させた状態で第1金属マスクパターンを用いて前記バリアメタル層の上部にろうボールを配置させて電極パッド上にろうバンプ電極を形成する工程と、

半導体基板を再びマグネット上に位置させた状態で前記ろうバンプ電極が形成された半導体基板上に第2金属マスクパターンを用いてろうバンプ電極の相互間に導体ペーストを塗布して素子間の配線パターンを形成する工程と、

半導体基板の表面と前記電極パッドの上部に形成されたろうバンプ電極とろうバンプ電極間の配線パターンとを保護するためにモールド用の樹脂で封止される保護層を形成する工程と、を備えることを特徴とする半導体装置の製造方法。

【請求項2】 前記半導体基板がウエーハ状態であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記電極パッドを形成する工程は、半導体基板の表面上にアルミニウムA1又はアルミニウム合金などの金属層を積層形成した後、エッチング加工をしてパターン形成することを含むことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 前記バリアメタル層を形成する前にフッ酸HFを使って電極パッドの酸化膜層を除去する工程を実施することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 前記バリアメタル層を形成する前にめっき工程のために塩化パラジウムPdCl₂のパウダーを塩酸HCl溶液に溶かした混合溶液を用いて電極パッド上に活性化層を形成することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項6】 前記バリアメタル層は、ニッケルNiを無電解めっき法でめっきして形成したものであることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項7】 前記バリアメタル層は、表面保護膜の開口部に突出されるように形成することを特徴とする請求項5記載の半導体装置の製造方法。

【請求項8】 前記半導体基板をマグネット位置させるまえに半導体ウエーハ上にフラックスを塗布し90°Cで20分間熱処理することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項9】 前記ろうバンプの形成工程は、第1金属マスクの開口部に製作されたろうボールを転がして電

極のパッド上に位置させリフローして球型のろうバンプを形成させることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項10】 前記素子間の配線パターンを形成する工程は、スクリーンプリンティング方式により形成されることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項11】 前記素子間の配線パターンは、導線接着用の導体ペースト及び導体インクからなる群から任意に選択される一つの物質で形成されることを特徴とする請求項10記載の半導体装置の製造方法。

【請求項12】 前記保護層をポリイミド樹脂で形成することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項13】 金属マスクを用いてバンプ電極が形成された半導体装置において、この半導体装置は、半導体基板上の所定の領域に形成された電極パッドと、前記電極パッドの上部に第1金属マスクパターンを通してろうボールを注入させることにより形成されたろうバンプ電極と、

前記ろうバンプ電極の間に第2金属マスクパターンを用いて導体ペーストを塗布したあと二つの半導体チップ間のスクライブラインに形成された金属配線パターンと、前記半導体基板の上部を保護するための保護層と、を備え、エポキシによりそれぞれ上/下に接着されて3次元の構造に積層されることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体装置及びその製造方法に関し、さらに詳しくは、薄型パッケージ及び3次元接続構造を持つパッケージの薄型の接続を可能にした半導体装置の製造方法に関する。

【0002】

【従来の技術】 一般にTAB (Tape Automated Bonding) パッケージは、表面実装形パッケージ技術の一種で、このパッケージでは、金属バンプが、金属テープ上の大規模集積回路（以下LSIという）を結合するために使用されている。前記金属テープとしては、リードフレーム及びワイヤとして機能する銅Cuのパターンが主として使用される。従来のワイヤボンディングと比較すると、TABは、LSIを直接リードフレームとボンディングできるため、より進歩した連結技術であるといえる。

【0003】 近年、使用者の要求を充足させるために、電子装置に対して漸次、高機能化、大容量化、小型化、及び薄型化が要求されてきている。したがってこれに対応して、半導体LSIに対しても、多機能化、多ピン化、高速化、高信頼性化、及び表面実装形化が進められてきている。

【0004】 このような趨勢により半導体パッケージは、薄型パッケージ化及び外部リードの微細の間隔化に

焦点を合わせて開発されており、このような要求事項を満足させるために、TQF (Thin Quad Flat) パッケージ、TSO (Thin Small Outline) パッケージ、及びTABパッケージが脚光を受け始めている。

【0005】これらの中のTQFパッケージとTSOパッケージは、既存のパッケージ組立て工程を用いて製造が可能だが、前記TABパッケージはバンプ形成工程に対する諸般技術が確保されなければならないため、これによる投資が先行されなければならないため、近頃バンプ形成技術に関して精魂を注いでいる実情にある。

【0006】既存のワイヤボンディングとは異なり、前記バンプは、ワイヤを使わずに半導体チップのパッドとTABパッケージのリードフレームとの接続を可能にする金属突起であって、ワイヤボンディングにおけるワイヤと同一な役割をする。

【0007】また、表面実装型パッケージ技術に関する研究が、半導体チップの入/出力端子の増加にともなう多ピン化、薄型化、基板面積減少化、及び実装密度増大化などの傾向に誘発される全般的な実装技術変化に対応するため、活発に進行されている。

【0008】従来の薄型パッケージ及び3次元的接続構造を持つパッケージに使われる接続技術の例として、下記の三種の方法が公知されている。(対応する文献は、ISHM92 Proceedings の「TSOPプラスチックパッケージの3D積層 (3D Stacking of TSOP Plastic Packages)」370〜375頁と、「マイクロチップモジュールにおけるはんだバンプ製造組立の発展 (Development of Solder Bump Fabrication in Multichip Modules)」315〜316頁、1991年、日本と、「自動高密度はんだボール実装の発展 (Development of Automatic High-Density Solder Ball Mounter)」93頁、日本とである。) 一番目の方法は、半導体チップ上に内部回路を設計したあとに、ウエーハの一方の側面にウエーハ組立て技術を使って金属線でワイヤボンディング端子を形成する方法である。

【0009】二番目の方法は、面積TABパッケージを使って、バンプされた半導体チップをフィルムキャリアに付着させたあとに、ワイヤボンディング端子を形成する方法である。

【0010】三番目の方法は、フィルムキャリアに半導体チップを付着させたあとにワイヤボンディングして、半導体チップを積層させ、その後、外郭をモールドイングし、端面を切断してワイヤボンディング端子を形成する方法である。

【0011】前記一番目の方法をさらに詳細に説明すれば、この方法は、半導体チップの端部に位置した半導体チップパッド上に金属突起を形成させるために、蒸着工程、フォトリソグラフィ工程、及びエッチング工程を通じて、半導体チップの所望の部分に端子を引き抜く方法である。

【0012】前記二番目の方法では、範囲TABパッケージが半導体チップの四方面に形成されたパッド上に位置したバンプと接続される。この技術におけるTABパッケージにおいては所望の一つの面に内部パターンが形成されているので、この内部パターンを外部端子とを接続させる。

【0013】前記三番目の方法では、半導体チップをテープの上に付着した後、ワイヤボンディングを実施する。このようなユニットを接着剤であるエポキシを使って接着させた後、全体をポッティングやモールドイングなどの技法によって封止する。そして、ワイヤボンディング部分をダイヤモンドブレード装置で切断して端子を形成する。

【0014】しかしながら、前述した従来の半導体装置の製造方法においては、すべてフォトリソグラフィ工程やテープキャリアなどを使用するため、製造工程が複雑で、設備投資及び製造原価が増加されるという問題点がある。

【0015】【発明が解決しようとする課題】従って、この発明の目的は、製造工程が簡単で、設備投資及び製造原価を低く抑えることができる半導体装置及びその製造方法を提供することにある。

【0016】【課題を解決するための手段】上記目的を達成するためにこの発明は、バンプ電極を形成するための半導体装置の製造方法であって、半導体基板上に電極パッド及び表面保護膜を形成した後に前記表面保護膜を除去し電極パッドを露出させて開口部を形成する工程と、前記露出された電極パッドの上部にバンプ電極を作るためのバリア金属層を形成する工程と、半導体基板をマグネット上に位置させた状態で第1金属マスクパターンを用いて前記バリア金属層の上部にろうボールを配置させて電極パッド上にろうバンプ電極を形成する工程と、半導体基板を再びマグネット上に位置させた状態で前記ろうバンプ電極が形成された半導体基板上に第2金属マスクパターンを用いるろうバンプ電極の相互間に導体ペーストを塗布して素子間の配線パターンを形成する工程と、半導体基板の表面と前記電極パッドの上部に形成されたろうバンプ電極とろうバンプ電極間の配線パターンとを保護するためにモールド用の樹脂で封止される保護層を形成する工程と、を備えることを特徴とする。

【0017】また、金属マスクを用いてバンプ電極が形成された半導体装置において、この半導体装置は、半導体基板上の所定の領域に形成された電極パッドと、前記電極パッドの上部に第1金属マスクパターンを通してろうボールを注入させることにより形成されたろうバンプ電極と、前記ろうバンプ電極の間に第2金属マスクパターンを用いて導体ペーストを塗布したあと二つの半導体チップ間のスクライブラインに形成された金属配線パ

ターンと、前記半導体基板の上部を保護するための保護層と、を備え、エポキシによりそれぞれ上／下に接着されて3次元の構造に積層されることを特徴とする。

【0018】

【実施例】以下、添付した図面を参照してこの発明による半導体装置製造方法の一実施例を詳細に説明する。各図面において同一部分は同一参照符号を付した。

【0019】図1及び図2は、この発明による一実施例としてパンプ電極を形成する半導体装置の製造方法を説明するための工程順序図である。

【0020】まず図1(a)に示したごとく、半導体ウエーハ1上部の所定の部分に電極パッド3が形成される。この電極パッド3の形成は、半導体ウエーハ1の表面上にアルミニウムA1又はアルミニウム合金などの金属層を積層形成したあとにエッチング加工をしてパターン形成することにより成る。表面保護膜5が前記半導体ウエーハ1及び電極パッド3上に塗布される。前記半導体ウエーハ1は、1個づつに切断された半導体チップである場合もある。次に、前記表面保護膜5の上にフォトレジストを塗布したあとに通常的なリソグラフィ法でパターン形成する。続けて、前記フォトレジストパターンをマスクとして通常的なエッチング工程により前記表面保護膜5を除去して電極パッド3を露出させる。その次に、前記フォトレジストパターンを除去する。このような工程により電極パッド3上に開口部7が形成される。

【0021】このように電極パッド3が形成された半導体ウエーハ1をイオンが除去された水いわゆる純水で洗浄したあとに、前記電極パッド3の酸化膜層をフッ酸HFを使って除去する。

【0022】その次に、めっき工程のために、塩化パラジウムPdCl₂パウダーを塩酸HCl溶液に溶かした混合溶液を半導体ウエーハ1の上に作用させて電極パッド3の上に活性化層を作る。ここで前記パラジウムPdによる活性化処理は、例えば、塩化パラジウム水溶液100mg/リットルと塩酸水溶液1ml/リットルとを混合した混合溶液を用い、室温で6秒間を行う。

【0023】図1(a)に示すように電極パッド3を露出させたあと、図1(b)に示したごとく、半導体ウエーハ1の電極パッド3上にパンプを作るために、無電解めっき法によりニッケルNiを電極パッド3上にめっきしてバリアメタル層9を形成する。このとき強度の増進のためにアニーリングを行う。このようにして前記バリアメタル層9は、表面保護膜5の開口部7に突出されて形成される。

【0024】図1(b)に示すようにバリアメタル層を形成したあと、ろうパンプ17を形成するために、図1(c)及び図1(d)に示したごとく、電極パッド3上に形成されたバリアメタル層9の上部にろうボール15を上げ、まず、半導体ウエーハ1上に表面清浄化剤フラックスを塗布し、約90°Cで20分間熱処理する。

【0025】次に、前記半導体ウエーハ1をマグネット11の上に位置させたあと、所定のパターンに開口部が形成されて前記バリアメタル層9のパターンに対応して窓開けされているろうパンプ製作用の第1金属マスク13を位置合わせしてマスクの開口部位が電極パッド3上に来るように調整する。

【0026】次に、別途製作されたろうボール15を転がして半導体ウエーハ1の電極パッド3の上に乗せ、これをリフローして電極パッド3上に球形のろうパンプ17を形成する。続いてクリーニングにより前記半導体ウエーハ1上に塗布されたフラックスが除去される。前記フラックスは、化学反応において触媒的に科学反応を促進させる役割をする。金属感の結合が成る間のフラックスの存在はなくてはならないが、一旦結合された次にはフラックスは、それ以上必要でないため結合部位に残っているフラックスを除去しなければならない。また、ろう接合部の完全性を維持し化学的に弱化されることを防止するために、大部分の場合にフラックスが除去されなければならない。この外にも、フラックス残余物は不活性物質で固化されるときか、あるいは活性を含んだまま残ることになるのでこれらは表面から必ず除去されなければならない。

【0027】このように、フラックスを除去したあと、図2(a)と図2(b)に示したごとく、電極パッド3上にろうパンプ17が形成された半導体ウエーハ1を再びマグネット11の上に位置させる。そして、特にパターン形成された配線パターン用の第2金属マスク19をアラインしてマスクの開口部位を前記半導体ウエーハ1の電極パッド3の上に形成されたろうパンプ17の上部に対応されるように位置させる。

【0028】続いて、スクリーンプリンティング方式により謄写版の印刷のようにろうパンプ17の上に導電接着用の導体ペースト21、例えばシルバーペースト導体インクで配線パターンを印刷して乾燥させたあとにこれを硬化させる。ここで、前記塗布された導体ペースト21により入／出力端子が形成される。前記導体ペースト21あるいは導体インクは、導体パターンすなわち、素子間のパンプの配線パターンを印刷するためのペーストである。

【0029】このように配線パターンを形成したあと、図2(b)に示したごとく、半導体ウエーハ1の表面と電極パッド3の上に形成されたろうパンプ17及びろうパンプ17間の配線パターンを保護するためにモールド用の樹脂であるポリイミド樹脂で封止させる保護層23を形成して半導体ウエーハ1の組立て23を形成して半導体ウエーハ1の組立てを完了する。図4はこのように組立てを完了した状態を示す斜視図である。

【0030】上述のような工程を通じて半導体ウエーハ1上にパンプ電極を形成する方法は、既存のフォトリソグラフィ工程やスパタリング及び電気めっきなどの高価

な方法ではない二つの金属マスクの開口を用いる方法を採用している。

【0031】図3は図2(b)工程あとの半導体ウェーハ1の平面図を示したものである。前記二つの半導体チップ間のスクライブライン25上に配線パターンが形成されている。

【0032】図5は上述のように形成された多数個の半導体チップ27を接着エポキシ29を使って積層させたもので、導体ペースト21により印刷された配線パターンを通常的に使われる真空技術を持ちて垂直方向の金属

パターン31に連結させて3次元的接続構造を持つ積層形半導体パッケージを形成すれば、この発明による半導体装置の製造工程が完了される。

【0033】以上説明したごとく、この発明は、薄型パッケージ及び3次元的接続パッケージを形成するために、バンプ及び配線パターンを形成する半導体装置の製造方法において、従来のウェーハ組立て工程で用いられたフォトリソグラフィ工程やスパッタリング法またはテープキャリアなどを用いることなく、バンプ形成用及び配線パターン形成用の二つの金属マスクの開口を用い

ろうバンプと素子との間の配線パターンを形成して半導体チップの側面に入/出力端子を作ったものである。

【0034】なお、この発明の技術的思想を外れない範囲内で多様な変化が可能であることは言うまでもない。

【0035】

【発明の効果】したがって、この発明による半導体装置の製造方法においては、フォトリソグラフィなどの高価な工程を使用せず、半導体チップ上に端子であるバンプを金属マスクを使って形成させる方法によりろうバンプと

素子間の配線パターンを形成しているため、半導体装置の製造原価の節減、設備投資を最小化できる利点がある。

【図面の簡単な説明】

【図1】図1(a)～図1(d)は、この発明による一実施例に係るバンプ電極を形成する半導体装置の製造方法を説明するための工程順序図の前半部分である。

【図2】図2(a)～図2(c)は、この発明による一実施例に係るバンプ電極を形成する半導体装置の製造方法を説明するための工程順序図の後半部分である。

【図3】図2(b)の工程の後の半導体ウェーハの平面図である。

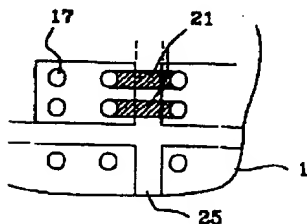
【図4】図1及び図2の全工程結果の構造を示す半導体装置の斜視図である。

【図5】この発明に係る3次元の構造を持つ積層形半導体装置の斜視図である。

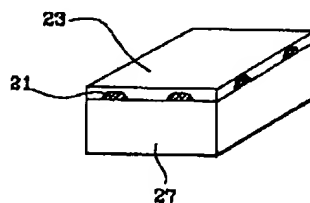
【符号の説明】

- 3 電極パッド
- 5 表面保護膜
- 7 開口部
- 9 バリアメタル層
- 11 マグネット
- 13 第1金属マスク
- 15 ろうボール
- 17 ろうバンプ電極
- 19 第2金属マスク
- 21 導体ペースト
- 23 保護層

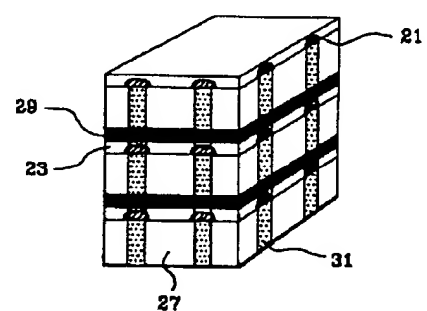
【図3】



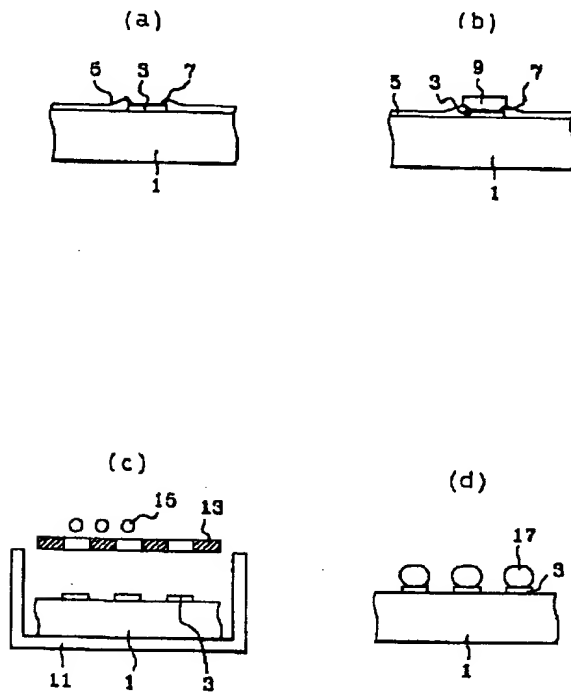
【図4】



【図5】



【図1】



【図2】

